

(19)



JAPANESE PATENT OFFICE

JPA 2000-244819

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000244819 A**(43) Date of publication of application: **08.09.00**

(51) Int. Cl.

H04N 5/335**H01L 27/148****H04N 1/04****H04N 1/17**(21) Application number: **11039158**(22) Date of filing: **17.02.99**(71) Applicant: **TOSHIBA MICROELECTRONICS
CORP TOSHIBA CORP**(72) Inventor: **KASHIWAGI MINORU**(54) **SOLID-STATE IMAGE PICKUP DEVICE**

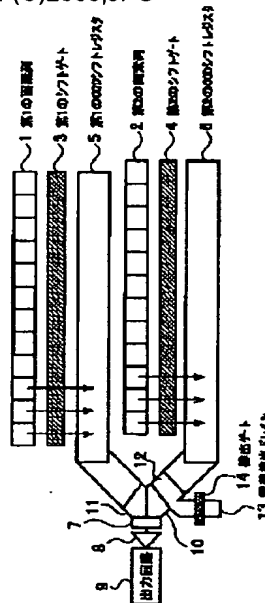
(57) Abstract:

PROBLEM TO BE SOLVED: To make the rate of reading an image at low density greater without causing degradation in image quality and increase of circuit scale in a solid-state image pickup device to read the image by pixel matrixes of two lines.

SOLUTION: When the image is read at high density, the gate of a discharging gate 14 is turned off and all signal electric charges read by two lines are transferred to an electric charge detecting part 7. When the image is read at low density, transfer of the signal electric charge at a ϕ_{11} transfer electrode 10 at the final stage is stopped while the gate of the discharging gate 14 is turned on. Among the signal electric charges read by two lines, the signal electric charge from a second CCD shift register 6 is discharged from an electric charge discharging drain 13 to the outside and only the signal electric charge from a first CCD shift

register 5 is transferred to the electric charge detecting part 7.

COPYRIGHT: (C)2000,JPO



This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-244819

(P 2 0 0 0 - 2 4 4 8 1 9 A)

(43) 公開日 平成12年9月8日 (2000.9.8)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H04N 5/335		H04N 5/335	F 4M118
H01L 27/148		1/17	B 5C024
H04N 1/04		H01L 27/14	B 5C072
1/17		H04N 1/04	B

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平11-39158

(22) 出願日 平成11年2月17日 (1999.2.17)

(71) 出願人 000221199

東芝マイクロエレクトロニクス株式会社

神奈川県川崎市川崎区駅前本町25番地 1

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 柏木 実

神奈川県川崎市川崎区駅前本町25番地 1

東芝マイクロエレクトロニクス株式会社内

(74) 代理人 100083806

弁理士 三好 秀和 (外 7 名)

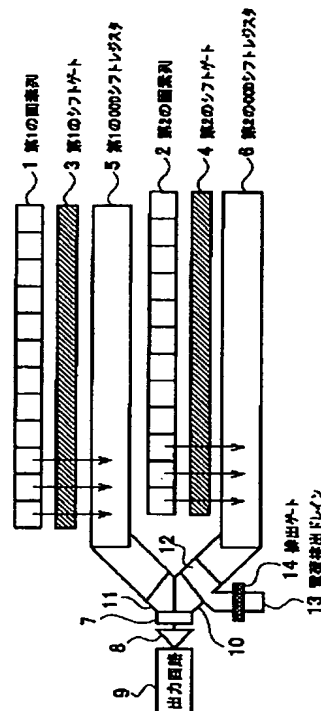
最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 2ラインの画素列により画像を読み取る固体撮像装置において、画質の劣化や回路規模の増大を招くことなく、低密度での読み取りを高速化する。

【解決手段】 高密度で画像を読み取る場合は、排出ゲート14のゲートをoffし、2ラインで読み取った信号電荷を全て電荷検出部7へ転送する。低密度で画像を読み取る場合は、最終段のφ1転送電極10での信号電荷の転送を停止する一方、排出ゲート14のゲートをonし、2ラインで読み取った信号電荷のうち、第2のCCDシフトレジスタ6からの信号電荷を電荷排出ドレイン13から外部に排出して、第1のCCDシフトレジスタ5からの信号電荷のみを電荷検出部7へ転送するようにした。



【特許請求の範囲】

【請求項1】 入射光を光電変換して信号電荷を生成する複数の光電変換素子からなる第1及び第2の光電変換部と、前記各光電変換部から信号電荷を読み出す第1及び第2の電荷読み出し部と、前記各電荷読み出し部から読み出された信号電荷を出力側へ転送する複数の転送電極からなる第1及び第2の電荷転送部と、前記第1及び第2の電荷転送部により転送された信号電荷を電圧信号に変換する電荷検出部とを備え、前記第1及び第2の光電変換部は光電変換素子が平面的に千鳥配列され、1ラインの画像を2つの光電変換部の各光電変換素子で交互に読み取るように構成された固体撮像装置において、前記第2の電荷転送部の終端部分に信号電荷を外部へ排出する排出ゲートを設け、前記第2の光電変換部から読み出された信号電荷を前記電荷検出部又は前記排出ゲートのいずれか一方へ転送することを特徴とする固体撮像装置。

【請求項2】 画像を高密度で読み取る場合は前記第1及び第2の電荷転送部からの信号電荷を交互に前記電荷検出部へ転送し、画像を低密度で読み取る場合は第1の電荷転送部からの信号電荷を前記電荷検出部へ転送し、前記第2の電荷転送部からの信号電荷を前記排出ゲートへ転送することを特徴とする請求項1記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は固体撮像装置に関し、詳しくはフォトダイオードなどの光電変換素子に蓄積された信号電荷をCCD (Charge Coupled Device) シフトレジスタにより転送して読み出すCCDリニアイメージセンサの構造に関する。

【0002】

【従来の技術】図3は、この種の固体撮像装置の従来例を示す概略平面図であり、とくに2ラインの画素列を備えた固体撮像装置の構成を示している。この固体撮像装置は、画素となるフォトダイオードをライン状に配置した第1の画素列21及び第2の画素列22と、これら画素列に蓄積された信号電荷をCCDシフトレジスタへ転送する第1のシフトゲート23及び第2のシフトゲート24と、前記信号電荷を所定の転送クロックに同期して出力側へ転送する第1のCCDシフトレジスタ25及び第2のCCDシフトレジスタ26と、信号電荷を電圧信号に変換する電荷検出部27と、電圧信号を出力した後の不要電位を初期化するリセットゲート28と、出力回路29とから構成されている。

【0003】この固体撮像装置では、高解像度化にともなう画素数の増加に対応するために、2つの画素列を並列配置し、本来は1つの画素列で読みとる画像を2つの画素列で交互に読み取るようにしている。このために、本来の1つの画素列における奇数番目(1、3、5…)

の画素を第1の画素列21に、偶数番目(2、4、6…)の画素を第2の画素列22に配置している。また、各画素列の画素は平面的に千鳥配列となるように半画素分だけオフセットした状態で配置されている。

【0004】前記第1のCCDシフトレジスタ25と第2のCCDシフトレジスタ26は、出力側の最終段で連結されて電荷検出部27に接続されている。これらCCDシフトレジスタには、信号電荷の転送手段として図示しない $\phi 1$ 転送電極と $\phi 2$ 転送電極が交互に配置されており、それぞれの電極には信号電荷を出力側へ転送する転送クロック $\phi 1$ 、 $\phi 2$ が印加される。

【0005】図4は、図3の固定撮像装置の各部に印加されるクロック信号と出力信号の一例を示す波形図である。図4において、シフトクロックSHは第1のシフトゲート23及び第2のシフトゲート24に、転送クロック $\phi 1$ 、 $\phi 2$ は第1のCCDシフトレジスタ25及び第2のCCDシフトレジスタ26の図示しない $\phi 1$ 転送電極と $\phi 2$ 転送電極に、またリセットクロックRSはリセットゲート28にそれぞれ印加される。

【0006】次に、2ラインの画素列により画像を読み取る場合の動作について説明する。図4において、シフトクロックSHがLowレベルの間に読み取り画像の1ラインが画素列に読み取られ、その入射光の強度に応じた信号電荷が各画素列の画素に蓄積される。続いて、シフトクロックSHがHighレベルの間に、画素列に蓄積されていた信号電荷は画素列からシフトゲートを通じてCCDシフトレジスタへ一斉に転送される。このとき、第1の画素列21の信号電荷は第1のCCDシフトレジスタ25へ、また第2の画素列22の信号電荷は第2のCCDシフトレジスタ26へ転送される。その後、シフトクロックSHがLowレベルになると、読み取り画像の次の1ラインが画素列に読み取られる。また、同じくクロックSHがLowレベルの間、先にCCDシフトレジスタへ転送された信号電荷は、 $\phi 1$ 転送電極及び $\phi 2$ 転送電極により転送クロック $\phi 1$ 、 $\phi 2$ に同期して出力側へ転送される。このとき、 $\phi 1$ 、 $\phi 2$ は互いに逆相になっているため、第1のCCDシフトレジスタ25と第2のCCDシフトレジスタ26からの信号電荷は電荷検出部27へ1クロックごとに交互に転送される。電荷検出部27では、信号電荷の変換が行われ、続くリセットゲート28で不要電位が初期化される。そして、出力回路29では出力信号が画素の配列順に時系列の信号として取り出される。

【0007】

【発明が解決しようとする課題】このような従来装置では、画像を読み取る際には2ライン分の全画素を読み出していた。そして、高密度(精細な画像)のモードが設定されている場合には2ライン分の全画素の画像信号を出力し、低密度(粗い画像)のモードが設定されている場合には画像信号の一部を間引くなどの処理を施して

出力していた。通常、低密度は読み取り時間を短くしたい場合に設定されるが、この場合でも2ライン分の全画素を読み出しているため、高密度の時と同じ時間がかかっていた。

【0008】低密度の場合の読み取りを高速化したい場合、図5に示すように転送クロック $\phi 1$ 、 $\phi 2$ の周波数を2倍にし、 $\phi 1$ がHighレベル、 $\phi 2$ がLowレベルのときのリセットクロックRSを一回間引くことにより、データレートを変えることなく半分の時間で読み取ることができる。しかし、この場合は信号電荷を電圧信号へ変換する際に、一つの画素列上で1つおきに存在する連続しない画素の信号電荷が合成されるため、画質が劣化するという問題点があった。

【0009】また、図6に示すように、1つの画素列に対し1つの出力回路を設けた配置とすることも考えられる。図6は、第1の画素列21に出力回路29-1を、第2の画素列22に出力回路29-2をそれぞれ設け、読み取り密度に応じて1ライン読み取り（低密度）、2ライン読み取り（高密度）などの切替えを行うようにしたものである。この場合、低密度の読み取りでは1つおきに存在する画素の信号電荷が合成されることなく出力されるため、画質の劣化を防ぐことができる。しかし、図6に示すように構成した場合は、システムの2倍の画像処理回路が必要となるため、回路規模が増大するという問題点があった。

【0010】この発明は、画質の劣化や回路規模の増大を招くことなしに、低密度での読み取りを高速化することができる固体撮像装置を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するため、請求項1の発明は、入射光を光電変換して信号電荷を生成する複数の光電変換素子からなる第1及び第2の光電変換部と、前記各光電変換部から信号電荷を読み出す第1及び第2の電荷読み出し部と、前記各電荷読み出し部から読み出された信号電荷を出力側へ転送する複数の転送電極からなる第1及び第2の電荷転送部と、前記第1及び第2の電荷転送部により転送された信号電荷を電圧信号に変換する電荷検出部とを備え、前記第1及び第2の光電変換部は光電変換素子が平面的に千鳥配列され、1ラインの画像を2つの光電変換部の各光電変換素子で交互に読み取るように構成された固体撮像装置において、前記第2の電荷転送部の終端部分に信号電荷を外部に排出する排出ゲートを設け、前記第2の光電変換部から読み出された信号電荷を前記電荷検出部又は前記排出ゲートのいずれか一方へ転送することを特徴とする。

【0012】また請求項2の発明は、請求項1において、画像を高密度で読み取る場合は前記第1及び第2の電荷転送部からの信号電荷を交互に前記電荷検出部へ転送し、画像を低密度で読み取る場合は第1の電荷転送部からの信号電荷を前記電荷検出部へ転送し、前記第2の

電荷転送部からの信号電荷を前記排出ゲートへ転送することを特徴とする。

【0013】上記構成によると、高密度で画像を読み取る場合は、排出ゲートを閉じることにより、2つの画素列で読み取った信号電荷の全てが電荷検出部へ転送される。一方、低密度で画像を読み取る場合は、第1の電荷転送部の終端部分にある転送電極の転送を停止し、排出ゲートを開くことにより、2つの画素列で読み取った信号電荷のうち、第1の光電変換部で読み出された信号電荷は排出ゲートから排出され、第2の光電変換部で読み出された信号電荷のみが電荷検出部へ転送される。

【0014】

【発明の実施の形態】以下、この発明に係わる固体撮像装置の一実施形態を図面を参照しながら説明する。

【0015】図1は、この実施形態に係わる固体撮像装置を示す概略平面図であり、2ラインの画素列を備えた固体撮像装置の構成を示している。この固体撮像装置の基本的な構成は図3の従来例と同じであり、フォトダイオードをライン状に配置した第1の画素列1及び第2の画素列2と、これら画素列に蓄積された信号電荷をCCDシフトレジスタへ転送する第1のシフトゲート3及び第2のシフトゲート4と、前記信号電荷を所定の転送クロックに同期して出力側へ転送する第1のCCDシフトレジスタ5及び第2のCCDシフトレジスタ6と、信号電荷の変換を行う電荷検出部7と、不要電位を初期化するリセットゲート8と、出力回路9とから構成されている。なお、図3と共通部分の構成、動作については説明を省略する。

【0016】上記2つのCCDシフトレジスタ5、6の連結位置には、最終段の転送電極として $\phi 1$ 転送電極10、 $\phi 2$ 転送電極11が配置されている。このうち、 $\phi 1$ 転送電極10の一つ前の $\phi 2$ 転送電極12には、第2のCCDシフトレジスタ6から転送されてくる信号電荷を排出する電荷排出ドレイン13を備えた排出ゲート14が設けられている。

【0017】排出ゲート14には、高密度での読み取りの際にはLowレベルのゲート制御信号が印加され、また低密度での読み取りの際にはHighレベルのゲート制御信号がそれぞれ印加される。Lowレベルのゲート制御信号が印加されたときは、ゲートがoffして第2のCCDシフトレジスタ6からの信号電荷は電荷検出部7へ転送される。一方、Highレベルのゲート制御信号が印加されたときはゲートがonするとともに、最終段の $\phi 1$ 転送電極10にはLowレベルの転送クロックが印加され、第2のCCDシフトレジスタ6からの信号電荷は電荷排出ドレイン13から外部に排出される。

【0018】前記排出ゲート14は、2つのCCDシフトレジスタの両方又は一方に設ければよい。また、前記第1のCCDシフトレジスタ5又は第2のCCDシフトレジスタ6は、半導体基板表面の絶縁膜上に各種の電極

を配列したMOS-FETにより構成することができ
る。

【0019】図2は、図1に示す固定撮像装置の各部に
印加されるクロック信号と出力信号の一例を示す波形図
である。この図2は低密度で画像を読み取る場合の波形
を示している。図2において、シフトクロックSHは第
1のシフトゲート3及び第2のシフトゲート4に、転送
クロック $\phi 1$ 、 $\phi 2$ は第1のCCDシフトレジスタ5及
び第2のCCDシフトレジスタ6の $\phi 1$ 転送電極と $\phi 2$
転送電極に、リセットクロックRSはリセットゲート8
にそれぞれ印加される。また、最終段クロック $\phi 1e$ 、
最終段クロック $\phi 2e$ は、図1の $\phi 1$ 転送電極10と $\phi 2$
転送電極11に印加される転送クロックを示し、ゲー
ト制御信号Gは排出ゲート14に印加される信号波形を
示している。

【0020】次に、2ラインの画素列を使って画像を高
密度及び低密度で読み取る場合の動作について説明す
る。

【0021】高密度で画像を読み取る場合は、従来例で
ある図4のように、シフトクロックSHがLowレベル
の間に、読み取り画像の1ラインが画素列に読み取ら
れ、その入射光の強度に応じた信号電荷が各画素列の画
素に蓄積される。続いて、シフトクロックSHがHigh
レベルの間に、画素列に蓄積されていた信号電荷は画
素列からシフトゲートを通じてCCDシフトレジスタへ
一斉に転送される。その後、シフトクロックSHがLow
レベルになると、CCDシフトレジスタへ転送された
信号電荷は、図示しない $\phi 1$ 転送電極及び $\phi 2$ 転送電極
により転送クロック $\phi 1$ 、 $\phi 2$ に同期して出力側へ交互
に転送される。なお、転送クロック $\phi 1$ 、 $\phi 2$ は、図示
しない最終段の $\phi 1$ 転送電極及び $\phi 2$ 転送電極にも印加
されている。

【0022】したがって、第1のCCDシフトレジスタ
5からの信号電荷は最終段の $\phi 2$ 転送電極11から転送
クロックに同期して電荷検出部7に転送される。この
間、ゲート制御信号GはLowレベルが保持されるため
に、排出ゲート14のゲートはoffし、第2のCCD
シフトレジスタ6からの信号電荷についても最終段の $\phi 1$
転送電極10から転送クロックに同期して電荷検出部
7へ転送される。このように、電荷検出部7には第1の
CCDシフトレジスタ5からの信号電荷と第2のCCD
シフトレジスタ6からの信号電荷が交互に転送される。

【0023】低密度で画像を読み取る場合は、図2に示
すように、転送クロック $\phi 1$ 、 $\phi 2$ の周波数は2倍にな
る。このとき、最終段クロック $\phi 1e$ はLowレベルに
保持され、他の転送クロック $\phi 1$ は通常のクロック信号
が印加される。また、最終段クロック $\phi 2e$ と他の転送
クロックは $\phi 2$ はともに同じ転送クロックが印加され
る。ゲート制御信号GはHighレベルに保持される。

【0024】これによると、最終段の $\phi 2$ 転送電極11

では他の $\phi 2$ 転送電極と同じ転送クロックが印加される
ので、第1のCCDシフトレジスタ5からの信号電荷は
最終段の $\phi 2$ 転送電極11から転送クロックに同期して
電荷検出部7へ転送される。一方、最終段の $\phi 1$ 転送電
極10では電位がLowレベルに保持されるために信号
電荷の転送が停止し、また排出ゲート14のゲートがon
するために、第2のCCDシフトレジスタ6からの信
号電荷は電荷排出ドレイン13から外部に排出される。
したがって、電荷検出部7には第1のCCDシフトレジ
スタ5からの信号電荷のみが転送されることになる。

【0025】上述したように、図1に示す固体撮像装置
では、高密度/低密度のいずれの場合にも2ラインによ
る画像の読み取りが行われるが、低密度の場合には、第
2のCCDシフトレジスタ6からの信号電荷は排出ゲー
ト14から排出され、第1のCCDシフトレジスタ5か
らの信号電荷のみが転送される。したがって、電荷検出
部7からは、一つの画素列上で1つおきに存在する画素
の信号電荷が合成されることなく出力されることになる
ため、画質の劣化を防ぐことができる。この場合、転送
クロック $\phi 1$ 、 $\phi 2$ の周波数は2倍となるので、データ
レートを変えることなく半分の時間で読み出すことがで
きる。しかも、画像処理回路の数を2倍にする必要がな
いため、回路規模の増大を回避することができる。

【0026】

【発明の効果】以上説明したように、この発明に係わる
固体撮像装置においては、高密度で画像を読み取る場合
は2ラインで読み取った信号電荷を全て出力側に転送
し、低密度で画像を読み取る場合は2ラインで読み取っ
た信号電荷のうち一方のみを出力側に転送するようにし
たので、転送クロックの周波数を2倍にしても画質を劣
化させることがなく、また1ラインごとに画像処理回路
を設けることなしに信号を処理することができる。

【0027】したがって、画質の劣化や回路規模の増大
を招くことなしに、低密度での読み取りを高速化するこ
とが可能となる。

【図面の簡単な説明】

【図1】実施形態に係わる固体撮像装置を示す概略平面
図。

【図2】図1に示す固定撮像装置の各部に印加されるク
ロック信号と出力信号の一例を示す波形図。

【図3】固体撮像装置の従来例を示す概略構成図。

【図4】図3の固定撮像装置の各部に印加されるクロッ
ク信号と出力信号の一例を示す波形図。

【図5】図4で転送クロックの周波数を2倍にした場合
の波形図。

【図6】1つの画素列に対し1つの出力回路を設けた固
体撮像装置を示す概略構成図。

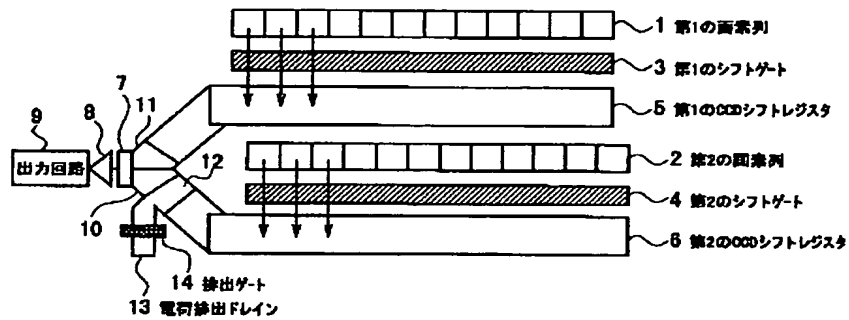
【符号の説明】

- 1、21 第1の画素列
- 2、22 第2の画素列

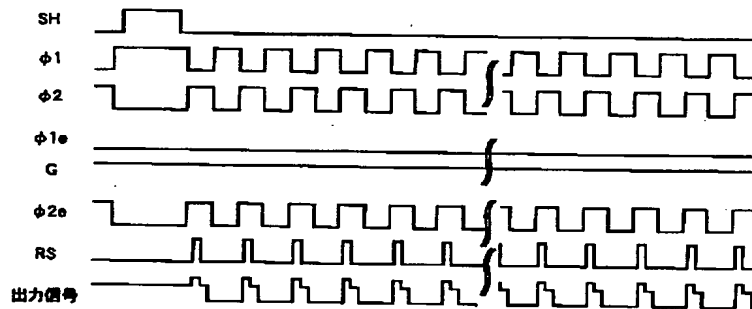
- 3、23 第1のシフトゲート
 4、24 第2のシフトゲート
 5、25 第1のCCDシフトレジスタ
 6、26 第2のCCDシフトレジスタ
 7、27 電荷検出部
 8、28 リセットゲート

- 9、29 出力回路
 10 $\phi 1$ 転送電極 (最終段)
 11 $\phi 2$ 転送電極 (最終段)
 13 電荷排出ドレイン
 14 排出ゲート

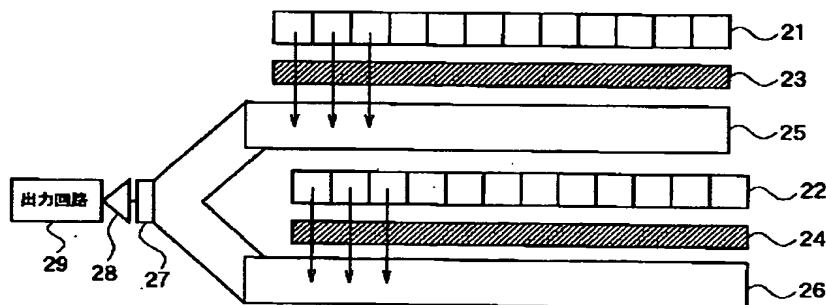
【図1】



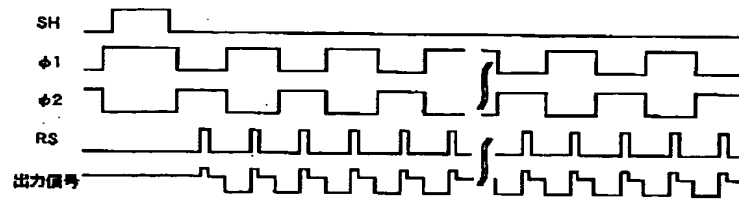
【図2】



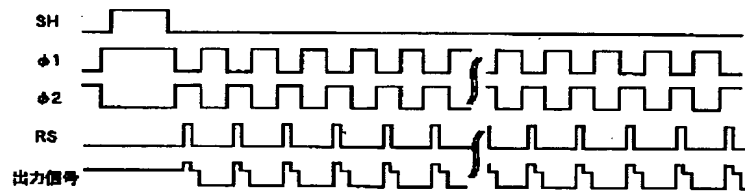
【図3】



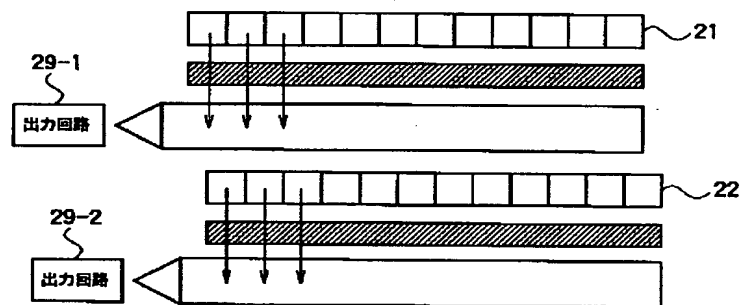
【図 4】



【図 5】



【図 6】



フロントページの続き

Fターム(参考) 4M118 AA10 AB01 BA10 CA02 DA15
 DD12 FA08 FA14 FA50
 5C024 AA01 CA11 CA16 CA18 CA25
 FA01 FA02 FA11 GA01 GA11
 GA22 GA41 JA21
 5C072 AA01 EA05 FA07 FB08 FB27